



Home



Search



List

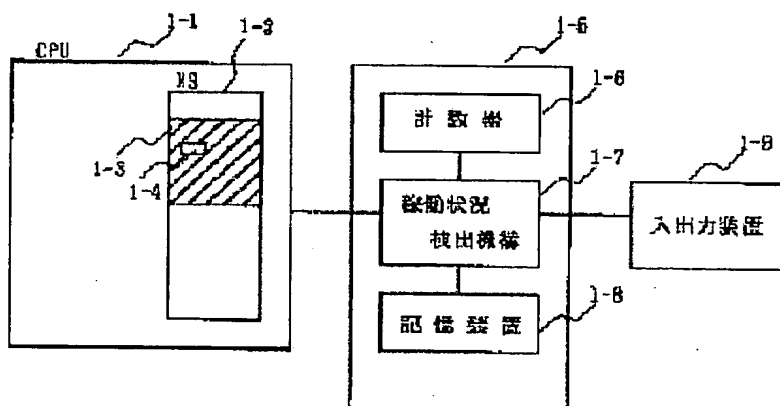
☐ Include

MicroPatent® PatSearch FullText: Record 1 of 1

Search scope: JP (bibliographic data only)

Years: 1991-2003

Patent/Publication No.: JP1995129271

[Order This Patent](#)[Family Lookup](#)[Find Similar](#)[Legal Status](#)[Go to first matching text](#)

JP07129271 A

OPERATION RECORDING AND STORAGE TYPE INFORMATION PROCESSING SYSTEM

HITACHI LTD HITACHI COMPUTER ELECTRON CO LTD

Inventor(s): OZAWA HIROAKI ; KISHI TAKANORI ; KITAMURA KOUYA

Application No. 05298945 JP05298945 JP, Filed 19931104, A1 Published 19950519

Abstract: PURPOSE: To enable the charging of the information processing system based upon a throughput and an operation time that a user desires.

CONSTITUTION: A CPU 1-1 has a main storage device 1-2. The main storage device is stored with constitution information 1-3 and a performance code 1-4. In the figure, 1-5 is an operation state detecting device and consists of a counter 1-6, an operation state detecting mechanism 1-7, and a storage device 1-8. Then 1-9 is an input/output device and outputs operation records through the operation of the operation record detecting device. The operation state detecting mechanism 1-7 reads out the counted value of the counter 1-6 and the performance code 1-4 stored in the main storage device 1-2 at the start of the operation of the CPU and stores them in the storage device 1-8, and the counted value of the counter 1-6 is read out and

stored in the storage device 1-8 at the end of the operation of the CPU 1-1. Consequently, operation times by throughputs of the CPU 1-1 are recorded.

Int'l Class: G06F00100;

Patents Citing this One: No US, EP, or WO patents/search reports have cited this patent.

[Home](#)[Search](#)[List](#)

For further information, please contact:
[Technical Support](#) | [Billing](#) | [Sales](#) | [General Information](#)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-129271

(43) 公開日 平成7年(1995)5月19日

(51) Int.Cl.⁵

G 0 6 F 1/00

識別記号

3 7 0 F

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 1 F D (全 4 頁)

(21) 出願番号 特願平5-298945

(22) 出願日 平成5年(1993)11月4日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000153454

株式会社日立コンピュータエレクトロニクス

神奈川県秦野市堀山下1番地

(72) 発明者 小澤 宏明

神奈川県秦野市堀山下1番地 株式会社日立コンピュータエレクトロニクス内

(74) 代理人 弁理士 笹岡 茂 (外1名)

最終頁に続く

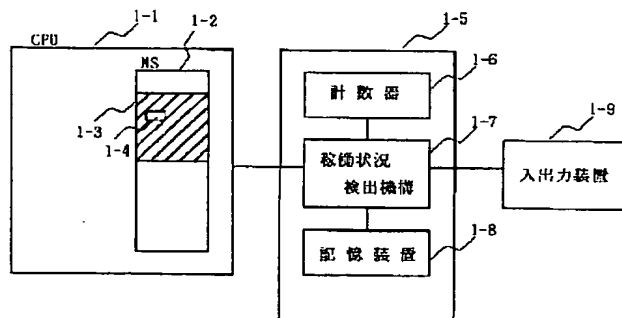
(54) 【発明の名称】 稼働記録保存型情報処理システム

(57) 【要約】

【目的】 ユーザーの希望の処理能力と稼働時間に従った情報処理システムの課金を可能にすることにある。

【構成】 CPU 1-1 は主記憶装置 1-2 を持つ。主記憶装置には構成情報 1-3 と性能コード 1-4 が格納される。1-5 は稼働状況検出装置であって、計数器 1-6 と稼働状況検出機構 1-7 と記憶装置 1-8 からなる。1-9 は入出力装置であり、上記稼働記録検出装置を操作して稼働記録の出力を行なう。稼働状況検出機構 1-7 は CPU の稼働開始時に計数器 1-6 の計数値と主記憶装置 1-2 に格納された性能コード 1-4 を読み出し記憶装置 1-8 に格納し、CPU の稼働終了時に計数器 1-6 の計数値を読み出し記憶装置 1-8 に格納する。これにより、CPU の処理能力別に稼働時間を記録可能にしている。

【図1】



【特許請求の範囲】

【請求項 1】 情報処理システムの処理能力制御情報を主記憶に格納し、情報処理システムの処理能力の変更に伴い前記処理能力制御情報を更新し、処理能力を可変にできる情報処理システムにおいて、

該情報処理システムに稼働状況検出装置を接続し、該稼働状況検出装置は計数器と稼働状況検出機構と記憶装置を備え、該稼働状況検出機構は情報処理システムの稼働開始時に前記計数器の計数値と前記主記憶に格納された処理能力制御情報を読み出し前記記憶装置に格納し、情報処理システムの稼働終了時に前記計数器の計数値を読み出し前記記憶装置に格納する手段を備え、情報処理システムの処理能力別に稼働時間を記録可能にしたことを特徴とする稼働記録保存型情報処理システム。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、レンタル販売等の情報処理システムの課金に係り、特に、情報処理システムの処理能力に応じた課金を可能とする情報処理システムに関する。

【0002】

【従来の技術】 従来、情報処理システム、例えば汎用電子計算機のレンタル料の設定は月極めが一般的であり、汎用電子計算機をモデル分けし、各モデルの処理能力に応じてレンタル料の設定が行なわれている。

【0003】

【発明が解決しようとする課題】 ユーザーは常に最大の処理能力を情報処理システムに求めているのではなく、業務量に応じた処理能力を求めており、課金も処理能力に応じた料金にすることが必要とされている。本発明の目的は、ユーザーの希望の処理能力と稼働時間に従った情報処理システムの課金を可能にすることにある。

【0004】

【課題を解決するための手段】 上記目的を達成するため、本発明では、情報処理システムに稼働状況検出装置を接続している。そして稼働状況検出装置は計数器と稼働状況検出機構と記憶装置を備え、稼働状況検出機構は情報処理システムの稼働開始時に計数器の計数値と情報処理システムの主記憶に格納されている処理能力制御情報を読み出し記憶装置に格納し、情報処理システムの稼働終了時に計数器の計数値を読み出し記憶装置に格納するようにし、情報処理システムの処理能力別に稼働時間を記録可能にしている。

【0005】

【作用】 記憶装置には、情報処理システムが稼働を開始した時間に相当する情報と、この時の情報処理システムの処理能力と、稼働を終了した時間に相当する情報とが記録される。この記録に基づき情報処理システムの処理能力別に稼働時間を求めることが可能となる。

【0006】

【実施例】 以下、本発明を実施例により説明する。図 1 は本発明の稼働記録保存型情報処理システムの実施例の構成を示すブロックである。図 1 において、1-1 は CPU、1-5 は稼働状況検出装置、1-9 は入出力機構である。CPU は主記憶装置 (MS) 1-2 を持つ。CPU は起動時にフレキシブルディスク等の記憶媒体からマイクロ命令、構成情報、性能情報等を読み込む。これにより主記憶装置に情報処理システムのシステム構成を示す構成情報 1-3 と情報処理システムの処理能力制御情報である性能コード 1-4 が格納される。また、CPU はサービスプロセッサ (SVP) を備える。SVP は各種インターフェースのコントロール、稼働状況の監視等 (障害の監視、外部からのオペレーションの監視、オペレーション操作の実行等) を行なう。稼働状況検出装置 1-5 は計数器 1-6 と稼働状況検出機構 1-7 と記憶装置 1-8 を備える。入出力装置 1-9 は稼働状況検出装置の操作および稼働記録の出力を行なう。

【0007】 図 2 は、システムの機能拡張を行なうときに追加されるものを示し、1-10 は基板や集積回路等からなる処理装置拡張機構であり、1-11 は拡張時に主記憶装置に格納される処理装置拡張機構制御プログラムであり、該プログラムを格納した記憶媒体 (フレキシブルディスク) で示してある。上記処理装置拡張機構と処理装置拡張機構制御プログラムを組み合わせる使用することにより CPU の処理能力を向上させる。

【0008】 図 3 は、稼働状況検出装置 1-5 の稼働状況検出機構における処理を示すフローチャートである。処理が開始されると、まず、機能終了であるかどうか、すなわち、稼働状況検出装置 1-5 が動作を終了 (例えば、電源 OFF) しているかどうかを判定し、終了していれば処理終了になる。終了していなければ、CPU が稼働開始したかどうかを判定し、稼働開始したときは SVP インターフェース等を介して主記憶装置 1-2 内の性能コードが格納されている番地の内容、すなわち性能コード 1-4 を読み取り、次いで計数器 1-6 の内容を読み取り、記憶装置 1-8 に性能コード 1-4 および計数器 1-6 の内容を書き込む。次いで、最初のステップに戻る。計数器 1-6 の内容は、例えば、年月日時分秒である。CPU が稼働開始したかどうかの判定で稼働開始でなければ、次いで、CPU が稼働終了したかどうかの判定をする。CPU 稼働終了であれば、このときの計数器 1-6 の内容を読み取り、記憶装置 1-8 にその計数器 1-6 の内容を書き込む。次いで、最初のステップに戻る。CPU 稼働終了でなければ、最初のステップに戻る。上記の処理により、記憶装置 1-8 には CPU の稼働開始時刻と、稼働終了時刻と、その稼働時の性能コードが格納される。

【0009】 図 4 は、記憶装置 1-8 に格納された稼働記録を入出力装置 1-9 により出力した出力例 1-12 である。この出力例 1-12 では、レコード 1、レコー

ド2、レコード4、レコード5が性能コードA、すなわち標準性能で稼働した記録を表すレコードであり、レコード3、レコード6は上記した処理装置拡張機構と処理装置拡張機構制御プログラムをCPUに組み込み処理能力を上げ、すなわち性能コードBで稼働した記録を表すレコードである。図4に示した出力は、ディスプレイへの表示やプリンタへの印字により行なう。また、フレキシブルディスク等の外部記憶媒体への格納も行なう。

【0010】稼働記録は稼働開始時と稼働終了時に取り込む。本実施例ではCPUの性能を変更する場合、CPUを再立ち上げしなければならないため、図4の記録で各性能における稼働時間を知ることができる。

【0011】

【発明の効果】本発明によれば、処理能力を可変にできる情報処理システムにおいても、処理能力対応に詳細な稼働管理が可能となり、ユーザの希望の処理能力と稼働時間に従った課金を可能とする効果がある。

【図面の簡単な説明】

【図1】本発明の実施例の構成を示すブロック図であ

る。

【図2】処理装置拡張機構および処理装置拡張機構制御プログラムを格納した記憶媒体を示す図である。

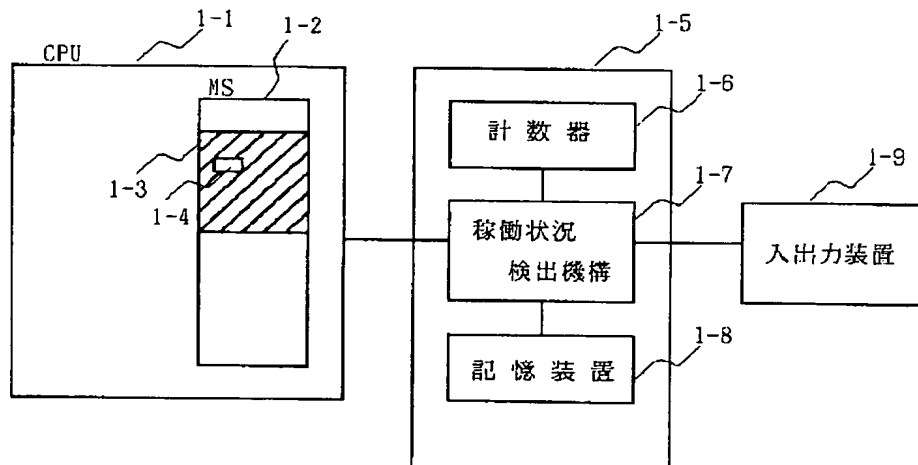
【図3】図1における稼働状況検出装置において行なわれる処理のフローチャートを示す図である。

【図4】稼働記録の出力例を示す図である。

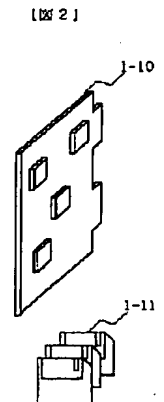
【符号の説明】

- 1-1 CPU
- 1-2 主記憶装置
- 1-3 構成情報
- 1-4 性能コード
- 1-5 稼働状況検出装置
- 1-6 計数器
- 1-7 稼働状況検出機構
- 1-8 記憶装置
- 1-9 入出力装置
- 1-10 処理装置拡張機構
- 1-11 処理装置拡張機構用制御プログラム
- 1-12 稼働記録出力例

【図1】



【図2】



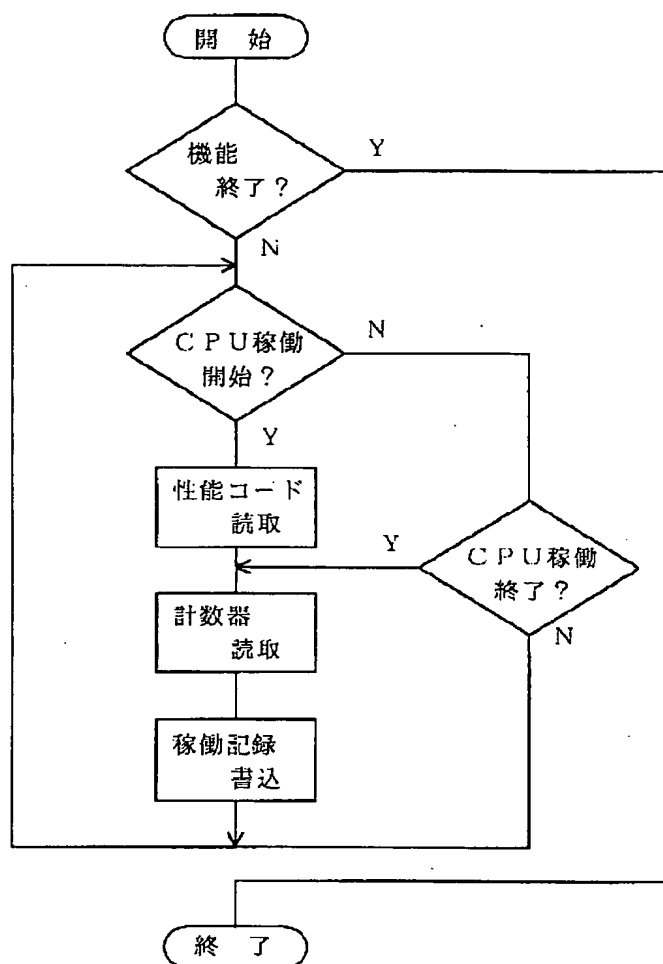
【図4】

【図4】

レコード	年月日時分秒		月日時分秒		性能コード	A
	1	2	1'	2'		
レコード1	年	月	日	時	分	秒
レコード2	"	2	"	"	"	"
レコード3	"	3	"	"	"	"
レコード4	"	4	"	"	"	"
レコード5	"	5	"	"	"	"
レコード6	"	6	"	"	"	"

【図 3】

【図 3】



フロントページの続き

(72)発明者 岸 孝則

神奈川県秦野市堀山下1番地 株式会社日
立製作所汎用コンピュータ事業部内

(72)発明者 北村 孝宇也

神奈川県秦野市堀山下1番地 株式会社日
立製作所汎用コンピュータ事業部内